

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 8 月 25 日 (25.08.2005)

PCT

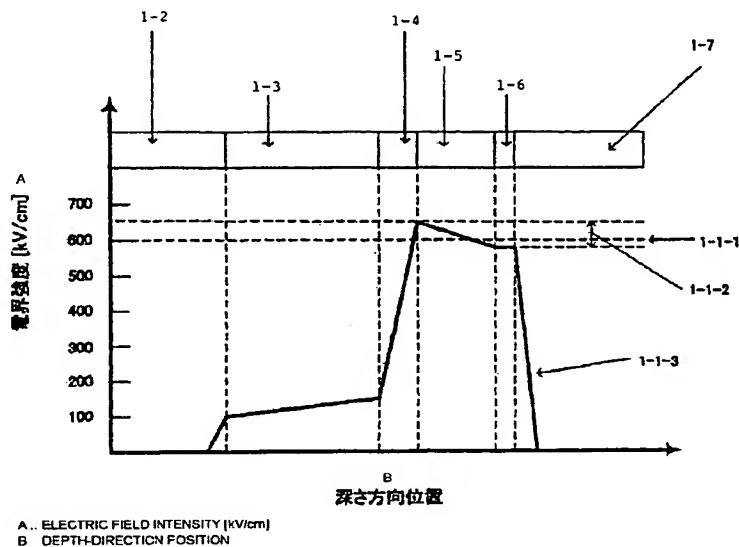
(10) 国際公開番号
WO 2005/078809 A1

- (51) 国際特許分類⁷: H01L 31/107 (72) 発明者; および
(21) 国際出願番号: PCT/JP2005/001702 (75) 発明者/出願人 (米国についてのみ): 中田 武志 (NAKATA, Takeshi) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 牧田 紀久夫 (MAKITA, Kikuo) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 正野 篤士 (SHONO, Atsushi) [JP/JP]; 〒2118666 神奈川県川崎市中原区下沼部 1 7 5 3 NEC 化合物デバイス株式会社内 Kanagawa (JP).
(22) 国際出願日: 2005 年 2 月 4 日 (04.02.2005)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願2004-036723 2004 年 2 月 13 日 (13.02.2004) JP
(71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 Tokyo (JP). NEC 化合物デバイス株式会社 (NEC COMPOUND SEMICONDUCTOR DEVICES, LTD.) [JP/JP]; 〒2118666 神奈川県川崎市中原区下沼部 1 7 5 3 Kanagawa (JP).
(74) 代理人: 宮崎 昭夫, 外 (MIYAZAKI, Teruo et al.); 〒1070052 東京都港区赤坂 1 丁目 9 番 2 0 号 第 1 6 興和ビル 8 階 Tokyo (JP).
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

/続葉有/

(54) Title: SEMICONDUCTOR PHOTODETECTOR

(54) 発明の名称: 半導体受光素子



(57) Abstract: A semiconductor photodetector (avalanche photodiode) which provides a high-sensitivity element by being incorporated with a multiplication layer having high-performance multiplication characteristics. A structure reducing an electric field applied to an etching stopper layer is used to permit the use of a multiplication layer (multiplication layer multiplied with a high electric field) having higher-performance multiplication characteristics. A first method to implement this is to use a conductive multiplication layer; and a second method is to use a structure in which a conductive electric-field relaxation layer is incorporated. These methods produce such a structure that can apply an electric field lower than a multiplication electric field to an etching stopper layer.

(57) 要約: 半導体受光素子 (アバランシェ・フォトダイオード) において、高性能な増倍特性を持つ増倍層を組み込んで、高感度な素子を得る。エッチングストッパー層にかかる電界を低減する構造を用いることで、より高性能な増倍特性を持つ増倍層 (高い電界で増倍する増倍層) を利用できる。これを実現する第一の方法は、導電型の増

/続葉有/



DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

— 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

倍層を用いることである。第2の方法は、第2の導電型の電界緩和層を組み込んだ構造とすることである。これらにより、増倍電界より低い電界をエッチングストッパー層に印加するような構造とする。